



3

1762

35.C15381

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
	:	Examiner: Not Yet Assigned
TAKAHARU KONDO, ET AL.)	
	:	Group Art Unit: 1762
Application No.: 09/865,549)	
	:	
Filed: May 29, 2001)	
	:	
For: METHOD OF FORMING)	
SILICON-BASED THIN FILM	:	
SILICON-BASED THIN FILM)	
AND PHOTOVOLTAIC	:	
ELEMENT)	September 10, 2001

Commissioner for Patents
Washington, D.C. 20231

CLAIM TO PRIORITY

RECEIVED
SEP 14 2001
TO 1762

Sir:

Applicants hereby claim priority under the International Convention and all rights to which they are entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Application:

2000-162805 (Pat.), filed May 31, 2000.

A certified copy of the priority document is enclosed.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

Laura G. Bauer

Attorney for Applicants
Registration No. 29767

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200

NY MAIN 198535 v 1

RECEIVED
SEP 14 2001
TC 1700



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 5月31日

出 願 番 号

Application Number:

特願2000-162805

出 願 人

Applicant(s):

キヤノン株式会社

RECEIVED
4 2001
00

2001年 6月12日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造

出証番号 出証特2001-3054834

【書類名】 特許願

【整理番号】 4032096

【提出日】 平成12年 5月31日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/00
H01L 21/00

【発明の名称】 シリコン系薄膜の形成方法、シリコン系薄膜及び光起電力素子

【請求項の数】 16

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号
【氏名】 近藤 隆治

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号
【氏名】 松田 高一

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号
【氏名】 東川 誠

【特許出願人】
【識別番号】 000001007
【氏名又は名称】 キヤノン株式会社
【代表者】 御手洗 富士夫

【代理人】
【識別番号】 100088096
【弁理士】
【氏名又は名称】 福森 久夫
【電話番号】 03-3261-0690

【手数料の表示】
【予納台帳番号】 007467

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703882

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 シリコン系薄膜の形成方法、シリコン系薄膜及び光起電力素子

【特許請求の範囲】

【請求項 1】 ハロゲン化シリコン及び水素を含んだ原料ガスを用いる周波プラズマ CVD 法において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上であることを特徴としたシリコン系薄膜の形成方法。

【請求項 2】 前記ハロゲン化シリコンがフッ素原子、塩素原子の少なくとも一つを含むことを特徴とした請求項 1 に記載のシリコン系薄膜の形成方法。

【請求項 3】 前記原料ガス中の水素の流量がハロゲン化シリコンの流量以上であることを特徴とした請求項 1 に記載のシリコン系薄膜の形成方法。

【請求項 4】 前記圧力 P_R が 50 mTorr 以上であることを特徴とした請求項 1 に記載のシリコン系薄膜の形成方法。

【請求項 5】 ハロゲン化シリコン及び水素を含んだ原料ガスを用いる高周波プラズマ CVD 法により形成したシリコン系薄膜において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上である条件下で高周波プラズマ CVD 法により形成したことを特徴としたシリコン系薄膜。

【請求項 6】 前記ハロゲン化シリコンガスがフッ素原子、塩素原子の少なくとも一つを含むことを特徴とした請求項 5 に記載のシリコン系薄膜。

【請求項 7】 前記原料ガス中水素の流量がハロゲン化シリコンの流量以上であることを特徴とした請求項 5 に記載のシリコン系薄膜。

【請求項 8】 前記圧力 P_R が 50 mTorr 以上であることを特徴とした請求項 5 に記載のシリコン系薄膜。

【請求項 9】 結晶成分に起因するラマン散乱強度がアモルファス成分に起因するラマン散乱強度の 3 倍以上であること特徴とした請求項 5 に記載のシリコ

ン系薄膜。

【請求項 1 0】 エックス線又は電子線回折による (2 2 0) の回折強度の割合が全回折強度に対して 5 0 % 以上であるように形成されたことを特徴とした請求項 5 に記載のシリコン系薄膜。

【請求項 1 1】 基板上に少なくとも一組の p i n 接合からなる半導体層を含み、少なくとも一つの i 型半導体層が、ハロゲン化シリコン及び水素を含んだ原料ガスを用いる高周波プラズマ C V D 法により形成された光起電力素子において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mT o r r) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 5 0 以上である条件下で形成したことを特徴とした結晶相を含むシリコン系薄膜を含んだことを特徴とした光起電力素子。

【請求項 1 2】 前記ハロゲン化シリコンガスがフッ素原子、塩素原子の少なくとも一つを含むことを特徴とした請求項 1 1 に記載の光起電力素子。

【請求項 1 3】 前記原料ガス中の水素の流量がハロゲン化シリコンの流量以上であることを特徴とした請求項 1 1 に記載の光起電力素子。

【請求項 1 4】 前記圧力 P_R が 5 0 mT o r r 以上であることを特徴とした請求項 1 1 に記載の光起電力素子。

【請求項 1 5】 前記シリコン系薄膜が、結晶成分に起因するラマン散乱強度がアモルファス成分に起因するラマン散乱強度の 3 倍以上であること特徴とした請求項 1 1 に記載の光起電力素子。

【請求項 1 6】 前記シリコン系薄膜が、エックス線又は電子線回折による (2 2 0) の回折強度の割合が全回折強度に対して 5 0 % 以上であるように形成されたことを特徴とした請求項 1 1 に記載のシリコン薄膜。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明はシリコン系薄膜の形成方法、シリコン系薄膜及び p i n 接合を一組以上堆積して形成される太陽電池、センサー等の光起電力素子に関するものである。

【 0 0 0 2 】

【従来の技術】

結晶性を示すシリコン薄膜の形成方法としては、従来からキャスト法などの液相から成長させる方法が行われてきたが、高温処理が必要であり、量産性・低コスト化に向けての課題があった。

【 0 0 0 3 】

結晶性を示すシリコン薄膜のキャスト法以外の形成方法としては、特開平 5 - 1 3 6 0 6 2 号公報に記載のアモルファスシリコン形成後に水素プラズマ処理を行い、これを繰り返すことにより多結晶シリコン膜を形成する方法が知られている。

【 0 0 0 4 】

【本発明が解決しようとする課題】

結晶性を示すシリコン薄膜を用いた光起電力素子では、結晶粒界におけるシリコンのダングリングボンド等の影響、結晶粒界近傍に生じるひずみ、結晶自体の不完全性などによってキャリアの走行性が妨げられ、光起電力素子としての光電特性に悪影響を与えることが一般的に知られている。

【 0 0 0 5 】

上記の影響を軽減するための対策として、結晶化度及び結晶性を向上させるために、成膜速度を低下させたり、シリコン膜の形成と水素雰囲気でのアニールを繰り返しながら膜形成を行うなどの工夫を要していた。これらの処理は、成膜時間を長くしコストを高める要因となっていた。

【 0 0 0 6 】

そこで、本発明は上記した課題を解決し、産業的に実用レベルにある成膜速度で、光電特性の優れたシリコン薄膜の形成方法と、シリコン薄膜及び光起電力素子を提供することを目的としている。

【 0 0 0 7 】

【課題を解決するための手段】

本発明は、ハロゲン化シリコン及び水素を含んだ原料ガスを用いる周波プラズマ C V D 法において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高

周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上であることを特徴としたシリコン系薄膜の形成方法を提供する。

【0008】

本発明は、ハロゲン化シリコン及び水素を含んだ原料ガスを用いる高周波プラズマ CVD 法により形成したシリコン系薄膜において、高周波電力 P_0 (W)、高周波導入部面積 S (cm²)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上である条件下で高周波プラズマ CVD 法により形成したことを特徴としたシリコン系薄膜を提供する。

【0009】

本発明は、基板上に少なくとも一組の p i n 接合からなる半導体層を含み、少なくとも一つの i 型半導体層が、ハロゲン化シリコン及び水素を含んだ原料ガスを用いる高周波プラズマ CVD 法により形成された光起電力素子において、高周波電力 P_0 (W)、高周波導入部面積 S (cm²)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上である条件下で形成したことを特徴とした結晶相を含むシリコン系薄膜を含んだことを特徴とした光起電力素子を提供する。

【0010】

前記前記ハロゲン化シリコンがフッ素原子、塩素原子の少なくとも一つを含むことが好ましい。

【0011】

前記原料ガス中の水素の流量がハロゲン化シリコンの流量以上であることが好ましい。

【0012】

前記圧力 P_R が 50 mTorr 以上であることが好ましい。より好ましくは、100 mTorr 以上、さらに好ましくは 500 mTorr 以上である。上限としては 20 Torr が好ましい。

【0013】

前記シリコン薄膜は、結晶成分に起因するラマン散乱強度がアモルファス成分に起因するラマン散乱強度の3倍以上であることが好ましい。

【0014】

前記シリコン系薄膜は、エックス線又は電子線回折による(220)の回折強度の割合が全回折強度に対して50%以上であることが好ましい。50%を境として結晶粒界密度の低下が顕著となる。より好ましくは60%以上であり、さらに好ましくは70%以上である。上限としては95%が好ましい。

【0015】

【作用】

前述した課題を解決するために鋭意研究を重ねた結果、本発明者はハロゲン化シリコン及び水素を含んだ原料ガスを用い、高周波プラズマCVD法において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が50以上である条件下では、結晶化度が高く結晶性の良好なシリコン系薄膜を高速で堆積することが可能であり、前記シリコン系薄膜を、基板上に少なくとも一組のpin接合からなる半導体層を含んだ光起電力素子の少なくとも一つのi型半導体層の少なくとも一部に用いることにより、良好な光電変換効率をもち、密着性、耐環境性に優れた光起電力素子を、従来よりも大幅にコストを低減させて形成することが可能になったことを見出した。

【0016】

上記の構成にすることにより、以下の作用がある。

【0017】

高周波を用いたプラズマCVD法により結晶相を含むシリコン系薄膜を形成する方法は、固相反応と比較してプロセス時間が短く、プロセス温度も低くすることが可能なため低コスト化に有利である。特に、pin接合を有する光起電力素子において、膜厚の大きなi型半導体層に適用することで、この効果は大きく発揮される。

【0018】

実質的に光吸収層として機能するi型半導体層を結晶相を含むi型半導体層と

した場合には、アモルファスの場合に問題になるステブラー-ロンスキー (Staeble-Long) 効果による光劣化現象を抑制することができるメリットがある。ここで、原料ガスにハロゲン化シリコン及び水素を含んだ原料ガスを用いた高周波プラズマCVD法では、プラズマ内に種々の活性種が形成される。ハロゲン原子をXとした場合、プラズマ内の活性種の種類としては、 SiX_nH_m ($0 \leq n, m \leq 4$)、 HX 、 X 、 H などがあげられる。これらの活性種の機能の詳細は不明であるが、シリコン系薄膜の堆積に寄与する活性種に加えて、エッチングに寄与する活性種もある点が特徴であると思われる。このため、膜表面の相対的に結合力の弱い Si-Si 結合をエッチングしながら膜の堆積が進むことで、アモルファスの領域の少ない結晶化度の大きなシリコン系薄膜の形成が可能になると考えられる。

【0019】

また、エッチングの過程では、結合が切断されることに伴ないラジカルが形成され、構造緩和が促進されるため、より低温のプロセス温度下での良質なシリコン系薄膜の形成が可能になると考えられる。

【0020】

ここで、結晶相を含むシリコン系薄膜をi型半導体層に採用した場合の問題点として、結晶粒界が多数キャリア、少数キャリア双方に影響を与えて性能を劣化させることが知られている。結晶粒界の影響を抑制するためには、i型半導体層内の結晶粒径を大きくして結晶粒界密度を低下させることが有効な手段の一つであると考えられる。ランダムな結晶方位で膜の堆積が進行した場合には、成長の過程でそれぞれの結晶粒が衝突しあい相対的に結晶粒の大きさが小さくなると考えられるが、特定の方位に配向させ成長の方向性をそろえることで、結晶粒同士のランダムな衝突を抑制することができ、その結果結晶粒径をより大きくすることが期待される。また、ダイヤモンド構造をとる結晶性シリコンにおいては、(220)面は、面内の原子密度が最も高いため、この面を成長面とした場合に、密着性の良好なシリコン系薄膜を形成することができるので好ましいものである。ASTMカードから、無配向の結晶性シリコンでは、低角測から11反射分の回折強度の総和に対する(220)面の回折強度の割合は約23%であり、(2

20)面の回折強度の割合が23%を上回る構造は、この面方向に配向性を有することになる。特に(220)面の回折強度の割合が50%以上の構造においては、上記の効果がより促進され特に好ましいものである。ステブラー-ロンスキー (Staebl er-Wronski) 効果による光劣化現象の抑制、及び結晶粒界密度の低下の点を鑑みて、本発明者が鋭意検討を重ねた結果、結晶成分に起因するラマン散乱強度(典型的な例として 520 cm^{-1} 付近)が、アモルファスに起因するラマン散乱強度(典型的な例として 480 cm^{-1} 付近)の3倍以上であることが好ましいことを見出した。

【0021】

上記のような配向性と結晶化度を持つシリコン系薄膜の形成を、堆積しつつエッチングも行ないながら、トータルとして高速成膜で実現するためには、プラズマプロセスの制御が重要な技術課題となる。高速成膜を行なうためには、原料ガスの分解効率を高めるために投入電力の増加が必要であるが、このときには、堆積及びエッチングの機能を果たす中性活性種だけでなく、イオンも同時に増加する。イオンは、基板近傍のシース領域において静電引力によって加速され、堆積膜にイオン衝突として結晶格子を歪ませたり、膜中にボイドを作る要因となるなどの高品質のシリコン系薄膜の形成のための障害となったり、下地層との密着性や、耐環境性を低下させることなどが考えられる。ここで、圧力 P_R の高い条件下でプラズマを生起させると、プラズマ中のイオンは、他のイオン、活性種などとの衝突機会が増加することによって、イオン衝撃が低下したり、イオン密度そのものが減少することなどが期待できる。

また、 P_R を高くし、基板と高周波導入部である電極近傍との距離を小さくした状態では、基板近傍に高密度のプラズマを生起することが可能になり、それによって堆積作用とエッチング作用といった堆積膜表面反応もより活発になるものと思われる。

【0022】

上記のように、高品質なシリコン系薄膜を高速で形成するためには、プラズマの圧力や、電力といった形成条件を調整し、プラズマ密度や活性種の種類を制御することによって可能になると考えられる。

【 0 0 2 3 】

本発明者が鋭意検討を重ねた結果、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $O = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上である条件下が、配向性と結晶化度を持つ高品質なシリコン系薄膜を高速で形成することにおいて好ましいことを見出した。特にイオンダメージの低減の効果などを鑑みると、圧力に関しては 50 mTorr 以上であることが好ましい。

【 0 0 2 4 】

また、 SiH_4 系において高い圧力で高速成膜をした場合には、反応副生成物として高次シランの発生による結晶性の低下、ポリシランなどの粉末の発生により、装置内、排気系などへ堆積し、装置の稼働率を低下させる要因となっていたが、ハロゲン化シリコン系ではポリシランの発生はほとんど認められず、メンテナンス性の点からもすぐれている。

【 0 0 2 5 】

また、発生するプラズマは真空容器全体に広げる必要はなく、基板と高周波導入部間にプラズマを閉じ込める形態であっても構わない。プラズマが真空容器壁まで到達する場合は、真空容器壁が加熱されることによる脱ガスの発生が避けられないが、基板と高周波導入部間にプラズマを閉じ込めることにより、真空容器壁からの脱ガスを抑制する効果も期待できる。

【 0 0 2 6 】

高周波プラズマ CVD 法を用いてシリコン薄膜を形成する場合、ハロゲン化シリコンに水素を加えることによって形成される SiX_2H 、 SiXH_2 などの、水素を含むハロゲン化シラン系活性種を形成することで、高速成膜が可能になると考えられる。前記 SiX_2H 、 SiXH_2 などの、水素を含むハロゲン化シラン系活性種を形成するためには、 SiX_4 と活性化水素の活発な反応過程が必要となるが、その点から鑑みてても、本発明の相対的に圧力、プラズマ密度の高い形成方法はすぐれていると思われる。前記 SiX_2H 、 SiXH_2 などの、水素を含むハロゲン化シラン系活性種が堆積に大きく寄与するために高速成膜が可能になるものと思われるが、それ以外の水素の効果としては、水素ラジカルによる表面拡散

の活性化による結晶性の向上、膜表面及び表面近傍のFの抜き取り効果、パシベーション効果による粒界の不活性化などがあげられ、この反応系における水素の役割は大きいと考えられる。特に、ハロゲン化シリコンと水素の流量が、水素の流量がハロゲン化シリコンの流量以上であるのが、上記の効果を大きく発揮するために、好ましいものである。

【 0 0 2 7 】

【発明の実施の形態】

次に本発明の光起電力素子の構成要素について説明する。

【 0 0 2 8 】

図1は本発明の光起電力素子の一例を示す模式的な断面図である。図中101は基板、102は半導体層、103は第二の透明導電層、104は集電電極である。また、101-1は基体、101-2は金属層、101-3は第一の透明導電層である。これらは基板101の構成部材である。

(基体)

【 0 0 2 9 】

基体101-1としては、金属、樹脂、ガラス、セラミックス、半導体バルク等からなる板状部材やシート状部材が好適に用いられる。その表面には微細な凸凹を有していてもよい。透明基体を用いて基体側から光が入射する構成としてもよい。また、基体を長尺の形状とすることによってロール・ツー、ロール法を用いた連続成膜を行うことができる。特にステンレス、ポリイミド等の可撓性を有する材料は基体101-1の材料として好適である。

【 0 0 3 0 】

(金属層)

金属層101-2は電極としての役割と、基体101-1にまで到達した光を反射して半導体層102で再利用させる反射層としての役割とを有する。その材料としては、Al、Cu、Ag、Au、CuMg、AlSi等を好適に用いることができる。その形成方法としては、蒸着、スパッタ、電析、印刷等の方法が好適である。金属層101-2は、その表面に凸凹を有することが好ましい。それにより反射光の半導体層102内での光路長を伸ばし、短絡電流を増大させるこ

とができる。基体 1 0 1 - 1 が導電性を有する場合には金属層 1 0 1 - 2 は形成しなくてもよい。

【 0 0 3 1 】

(第一の透明導電層)

第一の透明導電層 1 0 1 - 3 は、入射光及び反射光の乱反射を増大し、半導体層 1 0 2 内での光路長を伸ばす役割を有する。また、金属層 1 0 1 - 2 の元素が半導体層 1 0 2 へ拡散あるいはマイグレーションを起こし、光起電力素子がシャントすることを防止する役割を有する。さらに、適度な抵抗をもつことにより、半導体層のピンホール等の欠陥によるショートを防止する役割を有する。さらに、第一の透明導電層 1 0 1 - 3 は、金属層 1 0 1 - 2 と同様にその表面に凸凹を有していることが望ましい。第一の透明導電層 1 0 1 - 3 は、ZnO、ITO等の導電性酸化物からなることが好ましく、蒸着、スパッタ、CVD、電析等の方法を用いて形成されることが好ましい。これらの導電性酸化物に導電率を変化させる物質を添加してもよい。

【 0 0 3 2 】

(基板)

以上の方法により、基体 1 0 1 - 1 上に必要に応じて、金属層 1 0 1 - 2、第一の透明導電層 1 0 1 - 3 を積層して基板 1 0 1 を形成する。また、素子の集積化を容易にするために、基板 1 0 1 に中間層として絶縁層を設けてもよい。

【 0 0 3 3 】

(半導体層)

本発明のシリコン系半導体及び半導体層 1 0 2 の主たる材料としては、アモルファス相あるいは結晶相、さらにはこれらの混相系の Si が用いられる。Si に代えて、Si と C 又は Ge との合金を用いても構わない。半導体層 1 0 2 には同時に、水素及び／又はハロゲン原子が含有される。その好ましい含有量は 0. 1 ～ 4 0 原子%である。さらに半導体層 1 0 2 は、酸素、窒素などを含有してもよい。

【 0 0 3 4 】

半導体層を p 型半導体層とするには III 属元素、n 型半導体層とするには V

属元素を含有する。p型層及びn型層の電気特性としては、活性化エネルギーが0.2 eV以下のものが好ましく、0.1 eV以下のものが最適である。また比抵抗としては100 Ω cm以下が好ましく、1 Ω cm以下が最適である。

【0035】

スタックセル（pin接合を複数有する光起電力素子）の場合、光入射側に近いpin接合のi型半導体層はバンドギャップが広く、遠いpin接合になるに随いバンドギャップが狭くなるのが好ましい。また、i層内部ではその膜厚方向の中心よりもp層寄りにバンドギャップの極小値があるのが好ましい。光入射側のドーパ層（p型層もしくはn型層）は光吸収の少ない結晶性の半導体か、又はバンドギャップの広い半導体が適している。pin接合を2組積層したスタックセルの例としては、i型シリコン系半導体層の組み合わせとして、光入射側から（アモルファス半導体層、結晶相を含む半導体層）、（結晶相を含む半導体層、結晶相を含む半導体層）となるものがあげられる。

【0036】

また、pin接合を3組積層した光起電力素子の例としてはi型シリコン系半導体層の組み合わせとして、光入射側から（アモルファス半導体層、アモルファス半導体層、結晶相を含む半導体層）、（アモルファス、結晶相を含む半導体層、結晶相を含む半導体層）、（結晶相を含む半導体層、結晶相を含む半導体層、結晶相を含む半導体層）となるものがあげられる。

【0037】

i型半導体層としては光（630 nm）の吸収係数（ α ）が5000 cm^{-1} 以上、ソーラーシミュレーター（AM1.5、100 mW/cm^2 ）による擬似太陽光照射化の光伝導度（ σ_p ）が $10 \times 10^{-5} \text{ S}/\text{cm}$ 以上、暗伝導度（ σ_d ）が $10 \times 10^{-6} \text{ S}/\text{cm}$ 以下、コンスタントフォトカレントメソッド（CPM）によるアーバックエネルギーが55 meV以下であるのが好ましい。i型半導体層としては、わずかにp型、n型になっているものでも使用することができる。

【0038】

本発明の構成要素である半導体層102についてさらに説明を加えると、図3は本発明の光起電力素子の一例として、一組のpin接合をもつ半導体層102

を示す模式的な断面図である。図中 1 0 2 - 1 は第一の導電型を示し結晶相を含む半導体層であり、さらに、本発明のシリコン系薄膜からなる結晶相を含む i 型半導体層 1 0 2 - 2、第二の導電型を示す非単結晶半導体層 1 0 2 - 3 を積層する。p i n 接合を複数持つ半導体層においては、そのなかのうちの少なくとも一つが前記の構成であることが好ましい。

【 0 0 3 9 】

(半導体層の形成方法)

本発明のシリコン系半導体、及び上述の半導体層 1 0 2 を形成するには、高周波プラズマ C V D 法が適している。以下、高周波プラズマ C V D 法によって半導体層 1 0 2 を形成する手順の好適な例を示す。

- (1) 減圧状態にできる半導体形成用真空容器内を所定の堆積圧力に減圧する。
- (2) 堆積室内に原料ガス、希釈ガス等の材料ガスを導入し、堆積室内を真空ポンプによって排気しつつ、堆積室内を所定の堆積圧力に設定する。
- (3) 基板 1 0 1 をヒーターによって所定の温度に設定する。
- (4) 高周波電源によって発振された高周波を前記堆積室に導入する。前記堆積室への導入方法は、高周波を導波管によって導き、アルミナセラムックスなどの誘電体窓を介して堆積室内に導入したり、高周波を同軸ケーブルによって導き、金属電極を介して堆積室内に導入したりする方法がある。
- (5) 堆積室内にプラズマを生起させて原料ガスを分解し、堆積室内に配置された基板 1 0 1 上に堆積膜を形成する。この手順を必要に応じて複数回繰り返して半導体層 1 0 2 を形成する。

【 0 0 4 0 】

半導体層 1 0 2 の形成条件としては、堆積室内の基板温度は 1 0 0 ~ 4 5 0 °C、圧力は 0. 5 m T o r r ~ 2 0 T o r r、高周波パワー密度は 0. 0 0 1 ~ 1 W / c m³ (投入電力 / 堆積室体積) が好適な条件としてあげられる。

【 0 0 4 1 】

本発明のシリコン系半導体、及び上述の半導体層 1 0 2 の形成に適した原料ガスとしては、S i H₄、S i₂H₆等のシリコン原子を含有したガス化しうる化合物、及び S i F₄、S i₂F₆、S i H₂F₂、S i H₂C l₂、S i C l₄、S i₂C

1₆等のハロゲン化シリコンがあげられる。常温で気化しているものはガスポンプを用い、液化しているものは不活性ガスによるバブリングを行なって使用する。合金系にする場合にはさらに、GeH₄やCH₄などのようにGeやCを含有したガス化しうる化合物を原料ガスに添加することが望ましい。

【0042】

原料ガスは、希釈ガスで希釈して堆積室内に導入することが望ましい。希釈ガスとしては、H₂やHeなどがあげられる。さらに窒素、酸素等を含有したガス化しうる化合物を原料ガス乃至希釈ガスとして添加してもよい。

【0043】

半導体層をp型層とするためのドーパントガスとしてはB₂H₆、BF₃等が用いられる。また、半導体層をn型層とするためのドーパントガスとしては、PH₃、PF₃等が用いられる。結晶相の薄膜や、SiC等の光吸収が少ないかバンドギャップの広い層を堆積する場合には、原料ガスに対する希釈ガスの割合を増やし、比較的高いパワー密度の高周波を導入するのが好ましい。

【0044】

(第二の透明導電層)

第二の透明導電層103は、光入射側の電極であるとともに、その膜厚を適当に設定することにより反射防止膜の役割をかねることができる。第二の透明導電層103は、半導体層102の吸収可能な波長領域において高い透過率を有することと、抵抗率が低いことが要求される。好ましくは550nmにおける透過率が80%以上、より好ましくは85%以上であることが望ましい。

【0045】

抵抗率は $5 \times 10^{-3} \Omega \text{ cm}$ 以下、より好ましくは $1 \times 10^{-3} \Omega \text{ cm}$ 以下であることが好ましい。

【0046】

第二の透明導電層103の材料としては、ITO、ZnO、In₂O₃等を好適に用いることができる。その形成方法としては、蒸着、CVD、スプレー、スピコン、浸漬などの方法が好適である。これらの材料に導電率を変化させる物質を添加してもよい。

【 0 0 4 7 】

(集電電極)

集電電極 1 0 4 は集電効率を向上するために透明電極 1 0 3 上に設けられる。その形成方法として、マスクを用いてスパッタによって電極パターンの金属を形成する方法や、導電性ペーストあるいは半田ペーストを印刷する方法、金属線を導電性ペーストで固着する方法などが好適である。

【 0 0 4 8 】

なお、必要に応じて光起電力素子の両面に保護層を形成することがある。同時に光起電力素子の表面（光入射側と反射側）などに銅板等の補教材を併用してもよい。

【 0 0 4 9 】

【実施例】

以下の実施例では、光起電力素子として太陽電池を例に挙げて本発明を具体的に示すが、これらの実施例は本発明の内容を何ら限定するものではない。

【 0 0 5 0 】

(実施例 1)

図 2 に示した堆積膜形成装置 2 0 1 を用い、以下の手順でシリコン系薄膜を形成した。

【 0 0 5 1 】

図 2 は、本発明のシリコン系半導体及び光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図である。図 2 に示す堆積膜形成装置 2 0 1 は、基板送り出し容器 2 0 2、半導体形成用真空容器 2 1 1 ～ 2 1 6、基板巻き取り容器 2 0 3 が、ガスゲート 2 2 1 ～ 2 2 7 を介して結合することによって構成されている。この堆積膜形成装置 2 0 1 には、各容器及び各ガスゲートを貫いて帯状の導電性基板 2 0 4 がセットされる。帯状の導電性基板 2 0 4 は、基板送り出し容器 2 0 2 に設置されたポビンから巻き出され、基板巻き取り容器 2 0 3 で別のポビンに巻き取られる。

【 0 0 5 2 】

半導体形成用真空容器 2 1 1 ～ 2 1 6 は、それぞれ堆積室を有しており、該放

電室内の高周波導入部 2 4 1 ~ 2 4 6 に高周波電源 2 5 1 ~ 2 5 6 から高周波電力を印加することによってグロー放電を生起させ、それによって原料ガスを分解し導電性基板 2 0 4 上に半導体層を堆積させる。また、各半導体形成用真空容器 2 1 1 ~ 2 1 6 には、原料ガスや希釈ガスを導入するためのガス導入管 2 3 1 ~ 2 3 6 が接続されている。

【 0 0 5 3 】

図 2 に示した堆積膜形成装置 2 0 1 は、半導体形成用真空容器を 6 個具備しているが、以下の実施例においては、すべての半導体形成用真空容器でグロー放電を生起させる必要はなく、製造する光起電力素子の層構成にあわせて各容器でのグロー放電の有無を選択することができる。また、各半導体形成用真空容器には、各堆積室内での導電性基板 2 0 4 と放電空間との接触面積を調整するための、不図示の成膜領域調整板が設けられており、これを調整することによって各容器で形成される各半導体膜の膜厚を調整することができるようになっている。また、各半導体形成用真空容器内の高周波導入部は、不図示の可動機構により、高周波導入部と基板間距離 d を変化させることができるようになっている。

【 0 0 5 4 】

まず、ステンレス (S U S 4 3 0 B A) からなる帯状の基体 (幅 4 0 c m、長さ 2 0 0 m、厚さ 0 . 1 2 5 m m) を十分に脱脂、洗浄し、不図示の連続スパッタリング装置に装着し、A g 電極をターゲットとして、厚さ 1 0 0 n m の A g 薄膜をスパッタ蒸着させた。さらに Z n O ターゲットを用いて、厚さ 1 . 2 μ m の Z n O 薄膜を A g 薄膜の上にスパッタ蒸着し、帯状の導電性基板 2 0 4 を形成した。

【 0 0 5 5 】

次に基板送り出し容器 2 0 2 に、導電性基板 2 0 4 を巻いたボビンを装着し、導電性基板 2 0 4 を搬入側のガスゲート、半導体形成用真空容器 2 1 1、2 1 2、2 1 3、2 1 4、2 1 5、2 1 6、搬出側のガスゲートを介し、基板巻き取り容器 2 0 3 まで通し、帯状の導電性基板 2 0 4 がたるまないように張力調整を行った。そして、基板送り出し容器 2 0 2、半導体形成用真空容器 2 1 1、2 1 2、2 1 3、2 1 4、2 1 5、2 1 6、基板巻き取り容器 2 0 3 を不図示の真空ボ

ンプからなる真空排気系により、 5×10^{-6} Torr 以下まで十分に真空排気した。

【0056】

次に、真空排気系を作動させつつ、半導体形成用真空容器 2 1 2 へガス導入管 2 3 2 から原料ガス及び希釈ガスを供給した。

【0057】

また、半導体形成用真空容器 2 1 2 以外の半導体形成用真空容器にはガス導入管から 2 0 0 s c c m の H_2 ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして 5 0 0 s c c m の H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器 2 1 2 内の圧力を所望の圧力に調整した。形成条件は表 1 に示す通りである。

【0058】

【表 1】

2 1 2 の	原料ガス	S I F ₄ : 5 0 s c c m
形成条件		H ₂ : 3 0 0 s c c m
	基板温度	4 0 0 °C
	圧力	1 0 0 m T o r r

【0059】

半導体形成用真空容器 2 1 2 内の圧力が安定したところで、基板送り出し容器 2 0 2 から基板巻き取り容器 2 0 3 の方向に、導電性基板 2 0 4 の移動を開始した。

【0060】

次に、半導体形成用真空容器 2 1 2 内の高周波導入部 2 4 2 に高周波電源 2 5 2 より高周波を導入し、半導体形成用真空容器 2 1 2 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に結晶相を含む i 型半導体層を一定時間形成し、

シリコン系薄膜を形成した。ここで、半導体形成用真空容器 2 1 2 には周波数 2 . 4 5 G H Z、パワー 3 0 0 W の高周波電力を表面積 S が $1 0 0 \text{ cm}^2$ の高周波導入部 2 4 2 から導入した。またシリコン薄膜の形成は、可動機構によって、高周波導入部と基板間距離 d を、3 c m、6 c m と変化させながら行なった（実施例 1 - 1 A、1 - 2 A）。このとき $Q = P_0 \times P_R / S / d$ としたときの Q の値は、それぞれ 1 0 0、5 0 である。

【 0 0 6 1 】

次に、高周波導入部と基板間距離 d を 9 c m とした以外は実施例 1 - 1 A と同様の方法で、シリコン系薄膜を形成した（比較例 1 A）。このとき Q の値は 3 3 . 3 である。

【 0 0 6 2 】

実施例 1 - 1 A、1 - 2 A と比較例 1 で作成したシリコン系薄膜を切断して断面の S E M 観察を行ない膜厚を測定し、成膜速度を求めた。結果を表 2 に示す。

【 0 0 6 3 】

次に、それぞれの高周波導入部と基板間距離 d について、膜厚を $1 \mu \text{ m}$ にそろえてシリコン系薄膜を形成した（実施例 1 - 1 B、1 - 2 B、比較例 1 B）。

【 0 0 6 4 】

実施例 1 - 1 B、1 - 2 B と比較例 1 B で作成したシリコン系薄膜をエックス線回折装置により回折ピークを測定し、全回折強度に対する (2 2 0) の回折強度の割合を調べ、さらに (2 2 0) 反射の回折ピークの半値幅より S c h e r r e r 半径を求めた。また、コンスタントフォトカレントメソッド (C P M) によりアーバックエナジーを測定した。これらの結果を表 2 に示す。

【 0 0 6 5 】

【表 2】

	実施例 1 - 1	実施例 1 - 2	比較例 1
d	3 c m	6 c m	9 c m

Q	1 0 0	5 0	3 3 . 3	
成膜速度	1	0 . 9 5	0 . 4	
全回折強度に対する	1	0 . 9 8	0 . 8	
(2 2 0) の回折強度の割合				
(2 2 0) の	1	1 . 0 2	0 . 7 5	
S c h e r r e r 半径				
アーバックエナジー	3 0 m e V	3 1 m e V	6 0 m e V	

成膜速度、全回折強度に対する (2 2 0) の回折強度の割合、(2 2 0) の S c h e r r e r 半径は、実施例 1 - 1 の値を 1 に規格化した値。

【 0 0 6 6 】

表 2 に示すように、実施例 1 - 1、1 - 2 のシリコン系薄膜は、比較例 1 のシリコン系薄膜と比較して、成膜速度が大きく、(2 2 0) 配向性が強く、結晶粒径が大きく、膜質もすぐれている。以上のことより、本発明のシリコン系薄膜は、優れた特長を持つことがわかる。

【 0 0 6 7 】

(実施例 2)

図 2 に示した堆積膜形成装置 2 0 1 を用い、以下の手順でシリコン系薄膜を形成した。

【 0 0 6 8 】

実施例 1 と同様に、帯状の導電性基板 2 0 4 を作成し、堆積膜形成装置 2 0 1 に装着し、基板送り出し容器 2 0 2、半導体形成用真空容器 2 1 1、2 1 2、2 1 3、2 1 4、2 1 5、2 1 6、基板巻き取り容器 2 0 3 を不図示の真空ポンプからなる真空排気系により、 5×10^{-6} T o r r 以下まで十分に真空排気した。

【 0 0 6 9 】

次に、真空排気系を作動させつつ、半導体形成用真空容器 2 1 2 へガス導入管 2 3 2 から原料ガス及び希釈ガスを供給した。

【0 0 7 0】

また、半導体形成用真空容器 2 1 2 以外の半導体形成用真空容器にはガス導入管から 2 0 0 s c c m の H_2 ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして 5 0 0 s c c m の H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器 2 1 2 内の圧力を所望の圧力に調整した。

【0 0 7 1】

次に、半導体形成用真空容器 2 1 2 内の高周波導入部 2 4 2 に高周波電源 2 5 2 より高周波を導入し、半導体形成用真空容器 2 1 2 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に結晶相を含む i 型半導体層（膜厚 $1 \mu m$ ）を形成し、シリコン系薄膜を形成した。ここで、半導体形成用真空容器 2 1 2 には周波数 2. 4 5 G H Z、パワー 3 0 0 W の高周波電力を表面積 S が $1 0 0 c m^2$ の高周波導入部 2 4 2 から導入した。またシリコン薄膜の形成は、 H_2 流量を表 3 に示すように変えながら行なった。高周波導入部と基板間距離 d は 3 c m に固定した（実施例 2 - 1、2 - 2、比較例 2）。

【0 0 7 2】

【表 3】

2 1 2 の	原料ガス	$S i F_4$: 5 0 s c c m
形成条件		H_2 : 2 5 s c c m (実施例 2 - 1)
		H_2 : 5 0 s c c m (実施例 2 - 2)
		H_2 : 7 5 s c c m (実施例 2 - 3)
	基板温度	4 0 0 °C
	圧力	1 0 0 m T o r r

【 0 0 7 3 】

実施例 2-1、2-2 と比較例 2 で作成したシリコン系薄膜のラマン散乱スペクトルを測定し、 520 cm^{-1} 付近（結晶成分に起因）と 480 cm^{-1} 付近（アモルファスに起因）のラマン強度比を調べた。また、コンスタントフォトカレントメソッド（CPM）によりアーバックエナジーを測定した。これらの結果を表 4 に示す。

【 0 0 7 4 】

【表 4】

	実施例 1-1	実施例 1-2	比較例 1
SiF_4/H_2	50/25	50/50	50/75
ラマン強度比 ($520\text{ cm}^{-1}/480\text{ cm}^{-1}$)	5.0	7.5	7.8
アーバックエナジー	35 meV	32 meV	31 meV

【 0 0 7 5 】

実施例 2-1、2-2、2-3 シリコン系薄膜は、優れた結晶性を示し、膜質もすぐれていたが、 SiF_4/H_2 とすることで、より優れた特長を持つことがわかる。

【 0 0 7 6 】

（実施例 3）

図 2 に示した堆積膜形成装置 201 を用い、以下の手順でシリコン系薄膜を形成した。

【 0 0 7 7 】

実施例 1 と同様に、帯状の導電性基板 204 を作成し、堆積膜形成装置 201 に装着し、基板送り出し容器 202、半導体形成用真空容器 211、212、2

13、214、215、216、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、 5×10^{-6} Torr 以下まで十分に真空排気した。

【0078】

次に、真空排気系を作動させつつ、半導体形成用真空容器212へガス導入管232から表5に示す原料ガス及び希釈ガスを供給した。

【0079】

【表5】

212の 形成条件	原料ガス	S I F ₄ : 5 0 s c c m
		H ₂ : 3 0 0 s c c m
	基板温度	4 0 0 °C
	圧力	5 0 m T o r r (実施例3-1)
		1 0 0 m T o r r (実施例3-2)
		5 0 0 m T o r r (実施例3-3)
		1 0 m T o r r (比較例3)

【0080】

また、半導体形成用真空容器212以外の半導体形成用真空容器にはガス導入管から200 s c c mのH₂ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500 s c c mのH₂ガスを供給した。

【0081】

次に、半導体形成用真空容器212内の高周波導入部242に高周波電源252より高周波を導入し、半導体形成用真空容器212内の堆積室内にグロー放電を生起し、導電性基板204上に結晶相を含むi型半導体層(膜厚1 μm)を形成し、シリコン系薄膜を形成した。ここで、半導体形成用真空容器212には周波数2.45 GHz、パワー800 Wの高周波電力を表面積Sが100 cm²の高周波導入部242から導入した。またシリコン薄膜の形成は、半導体形成用真

空容器 2 1 2 内の圧力を表 5 に示すように変えながら行なった。高周波導入部と基板間距離 d は 3 c m に固定した（実施例 3 - 1、3 - 2、3 - 3、比較例 3）

【 0 0 8 2 】

実施例 3 - 1、3 - 2、3 - 3 と比較例 3 で作成したシリコン系薄膜をエックス線回折装置により回折ピークを測定し、全回折強度に対する (2 2 0) の回折強度の割合を調べ、さらに (2 2 0) 反射の回折ピークの半値幅より S c h e r r e r 半径を求めた。また、コンスタントフォトカレントメソッド (C P M) によりアーバックエナジーを測定した。これらの結果を表 6 に示す。

【 0 0 8 3 】

【表 6】

	実施例 3 - 1	実施例 3 - 3	実施例 3 - 3	比較例 1
P R	50mTorr	100mTorr	500mTorr	10mTorr
Q	5 0	1 0 0	5 0 0	1 0
全回折強度に 対する (2 2 0) の 回折強度の 割合	1	1. 0 5	1. 1 0	0. 7 5
(2 2 0) の S c h e r - r e r 半径	1	1. 0 7	1. 1 2	0. 7 5
アーバック	3 6 m e V	3 1 m e V	3 1 m e V	6 0 m e V

| エナジー | | | | |

成膜速度、全回折強度に対する (220) の回折強度の割合、(220) の S c h e r r e r 半径は、実施例 3-1 の値を 1 に規格化した値。

【0084】

表 6 に示すように、実施例 3-1、3-2、3-3 のシリコン系薄膜は、比較例 3 のシリコン系薄膜と比較して、(220) 配向性が強く、結晶粒径が大きく、膜質もすぐれている。以上のことより、本発明のシリコン系薄膜は、優れた特長を持つことがわかる。特に半導体形成用真空容器 212 内の圧力 P_R が 50 m T o r r 以上では、より優れた特長を持つことがわかる。

【0085】

(実施例 4)

図 2 に示した堆積膜形成装置 201 を用い、以下の手順で図 4 に示した p i n 型光起電力素子を形成した。図 4 は本発明のシリコン系薄膜を有する光起電力素子の一例粗示す模式的な断面図である。図中、図 1 と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、アモルファス n 型半導体層 102-1 と結晶相を含む i 型半導体層 102-2 と微結晶 p 型半導体層 102-3 とからなっている。すなわち、この光起電力素子はいわゆる p i n 型シングルセル光起電力素子である。

【0086】

実施例 1 と同様に、帯状の導電性基板 204 を作成し、堆積膜形成装置 201 に装着し、基板送り出し容器 202、半導体形成用真空容器 211、212、213、214、215、216、基板巻き取り容器 203 を不図示の真空ポンプからなる真空排気系により、 5×10^{-6} T o r r 以下まで十分に真空排気した。

【0087】

次に、真空排気系を作動させつつ、半導体形成用真空容器 211 ~ 213 へガス導入管 231 ~ 233 から原料ガス及び希釈ガスを供給した。

【0088】

また、半導体形成用真空容器 211 ~ 213 以外の半導体形成用真空容器には

ガス導入管から200 sccmの H_2 ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500 sccmの H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器211～213内の圧力を所望の圧力に調整した。形成条件は表7に示す通りである。

【0089】

【表7】

211の	原料ガス	SiH_4 : 20 sccm
形成条件		H_2 : 100 sccm
		PH_3 (H_2 で2%に希釈) : 30 sccm
	基板温度	300℃
	圧力	1.0 Torr
212の	原料ガス	SiH_4 : 50 sccm
形成条件		H_2 : 300 sccm
	基板温度	400℃
	圧力	100 mTorr
213の	原料ガス	SiH_4 : 10 sccm
		H_2 : 800 sccm
		BF_3 (H_2 で2%に希釈) : 100 sccm
	基板温度	200℃

	圧 力	1 . 2 T o r r
--	-----	---------------

【 0 0 9 0 】

半導体形成用真空容器 2 1 1 ~ 2 1 3 内の圧力が安定したところで、基板送り出し容器 2 0 2 から基板巻き取り容器 2 0 3 の方向に、導電性基板 2 0 4 の移動を開始した。

【 0 0 9 1 】

次に、半導体形成用真空容器 2 1 1 ~ 2 1 3 内の高周波導入部 2 4 1 ~ 2 4 3 に高周波電源 2 5 1 ~ 2 5 3 より高周波を導入し、半導体形成用真空容器 2 1 1 ~ 2 1 3 内の堆積室内にグロー放電を生起し、導電性基板 2 0 4 上に、導電性基板 2 0 4 上にアモルファス n 型半導体層（膜厚 3 0 n m）、結晶相を含む i 型半導体層（膜厚 1 . 5 μ m）、微結晶 p 型半導体層（膜厚 1 0 n m）を形成し光起電力素子を形成した。

【 0 0 9 2 】

ここで、半導体形成用真空容器 2 1 1 には周波数 1 3 . 5 6 M H z、パワー密度 5 m W / c m³を、半導体形成用真空容器 2 1 3 には周波数 1 3 . 5 6 M H z、パワー密度 3 0 m W / c m³を導入した。また、半導体形成用真空容器 2 1 2 には周波数 2 . 4 5 G H z、パワー 3 0 0 W の高周波電力を表面積 S が 1 0 0 c m²の高周波導入部 2 4 2 から導入した。また高周波導入部と基板間距離 d は 3 c m とした。このとき $Q = P_o \times P_R / S / d$ としたときの Q の値は 1 0 0 である。次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を 3 6 c m × 2 2 c m の太陽電池モジュールに加工した（実施例 4）。

【 0 0 9 3 】

次に、高周波導入部と基板間距離 d を 9 c m とした以外は実施例 4 と同様の方法で、太陽電池モジュールを形成した（比較例 4）。このとき Q の値は 3 3 . 3 である。

【 0 0 9 4 】

実施例 4 及び比較例 4 で作成した太陽電池モジュールの光電変換効率をソーラーシミュレーター（AM 1 . 5、1 0 0 m W / c m²）を用いて測定した。実施

例 4 の太陽電池モジュールの光電変換効率を 1 に規格化したときの、比較例 4 で作成した太陽電池モジュールの光電変換効率の値は 0.85 となった。

【0095】

また碁盤目テープ法（切り傷の隙間間隔 1 mm、ます目の数 100）を用いて導電性基板と半導体層との間の密着性を調べた。またあらかじめ初期光電変換効率を測定しておいた太陽電池モジュールを、温度 85℃、湿度 85% の暗所に設置し 30 分保持、その後 70 分かけて温度 -20℃ まで下げ 30 分保持、再び 70 分かけて温度 85℃、湿度 85% まで戻す、このサイクルを 100 回繰り返した後に再度光電変換効率を測定し、温湿度試験による光電変換効率の変化を調べた。また、あらかじめ初期光電変換効率を測定しておいた太陽電池モジュールを 50℃ に保持した状態で、AM1.5、100 mW/cm² の擬似太陽光を 500 時間照射した後に、再度光電変換効率を測定し、光劣化試験による光電変換効率の変化を調べた。これらの結果を表 8 に示す。

【0096】

【表 8】

	実施例 4	実施例 4
初期光電変換効率	1	0.85
碁盤目テープ法による生存碁盤目数	1	0.85
温湿度試験による光電変換効率の変化 (試験後の効率/初期効率)	1.0	0.90
光劣化試験による光電変換効率の変化	1.0	0.90

初期光電変換効率、碁盤目テープによる生存碁盤目数は実施例 4 の値を 1 に規格化した値。

【 0 0 9 7 】

以上のことより、本発明の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことがわかる。

【 0 0 9 8 】

(実施例 5)

図 2 に示した堆積膜形成装置 2 0 1 を用い、以下の手順で図 5 に示した光起電力素子を形成した。図 5 は本発明のシリコン系薄膜を有する光起電力素子の一例粗示す模式的な断面図である。図中、図 1 と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、アモルファス n 型半導体層 1 0 2 - 1 と、結晶相を含む i 型半導体層 1 0 2 - 2 と微結晶 p 型半導体層 1 0 2 - 3、アモルファス n 型半導体層 1 0 2 - 4 と、結晶相を含む i 型半導体層 1 0 2 - 5 と微結晶 p 型半導体層 1 0 2 - 6、とからなっている。すなわち、この光起電力素子はいわゆる p i n p i n 型ダブルセル光起電力素子である。

【 0 0 9 9 】

実施例 1 と同様に、帯状の導電性基板 2 0 4 を作成し、堆積膜形成装置 2 0 1 に装着し、基板送り出し容器 2 0 2、半導体形成用真空容器 2 1 1、2 1 2、2 1 3、2 1 4、2 1 5、2 1 6、基板巻き取り容器 2 0 3 を不図示の真空ポンプからなる真空排気系により、 5×10^{-6} Torr 以下まで十分に真空排気した。

【 0 1 0 0 】

次に、真空排気系を作動させつつ、半導体形成用真空容器 2 1 1 ~ 2 1 6 へガス導入管 2 3 1 ~ 2 3 6 から原料ガス及び希釈ガスを供給した。

【 0 1 0 1 】

また、不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして 5 0 0 s c c m の H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器 2 1 1 ~ 2 1 6 内の圧力を所望の圧力に調整した。形成条件はボトムセル、トップセルとも表 7 に示す通りに行なった。

【 0 1 0 2 】

半導体形成用真空容器 2 1 1 ~ 2 1 6 内の圧力が安定したところで、基板送り出し容器 2 0 2 から基板巻き取り容器 2 0 3 の方向に、導電性基板 2 0 4 の移動

を開始した。

【0103】

次に、半導体形成用真空容器211～216内の高周波導入部241～246に高周波電源251～256より高周波を導入し、半導体形成用真空容器211～216内の堆積室内にグロー放電を生起し、導電性基板204上に、導電性基板204上にアモルファスn型半導体層（膜厚30nm）、結晶相を含むi型半導体層（膜厚2.0μm）、微結晶p型半導体層（膜厚10nm）を形成してボトムセルを作成し、さらにアモルファスn型半導体層（膜厚30nm）、結晶相を含むi型半導体層（膜厚1.2μm）、微結晶p型半導体層（膜厚10nm）を形成してトップセルを作成してダブルセルの光起電力素子を形成した。

【0104】

ここで、半導体形成用真空容器211、214には周波数13.56MHz、パワー密度5mW/cm³の高周波電力を、半導体形成用真空容器213、216には周波数13.56MHz、パワー密度30mW/cm³の高周波電力を導入した。また、半導体形成用真空容器212、215には周波数2.45GHz、パワー300Wの高周波電力を表面積Sが100cm²の高周波導入部242から導入した。また高周波導入部と基板間距離dは3cmとした。このとき $Q = P_0 \times P_R / S / d$ としたときのQの値は100である。次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm×22cmの太陽電池モジュールに加工した（実施例5）。

【0105】

実施例5の太陽電池モジュールは、実施例4の太陽電池モジュールと比べて1.2倍の光電変換効率を示し、また、実施例5の太陽電池モジュールは、密着性、温湿度試験や光劣化試験に対する耐久性に優れており、以上のことより本発明の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことが分かる。

【0106】

【発明の効果】

以上のように、本発明はハロゲン化シリコン及び水素を含んだ原料ガスを用い、高周波プラズマCVD法において、高周波電力P₀（W）、高周波導入部面積

S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が 50 以上である条件下では、結晶化度が高く結晶性の良好なシリコン系薄膜を高速で堆積することが可能であり、前記シリコン系薄膜を、基板上に少なくとも一組の $p-i-n$ 接合からなる半導体層を含んだ光起電力素子の少なくとも一つの i 型半導体層の少なくとも一部に用いることにより、良好な光電変換効率をもち、密着性、耐環境性に優れた光起電力素子を、従来よりも大幅にコストを低減させて形成することが可能になったことを見出した。

【図面の簡単な説明】

【図 1】

本発明の光起電力素子の一例を示す模式的な断面図

【図 2】

本発明のシリコン系薄膜及び光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図

【図 3】

本発明の半導体層の一例を示す模式的な断面図

【図 4】

本発明のシリコン系薄膜を含む光起電力素子の一例を示す模式的な断面図

【図 5】

本発明のシリコン系薄膜を含む光起電力素子の一例を示す模式的な断面図

【符号の説明】

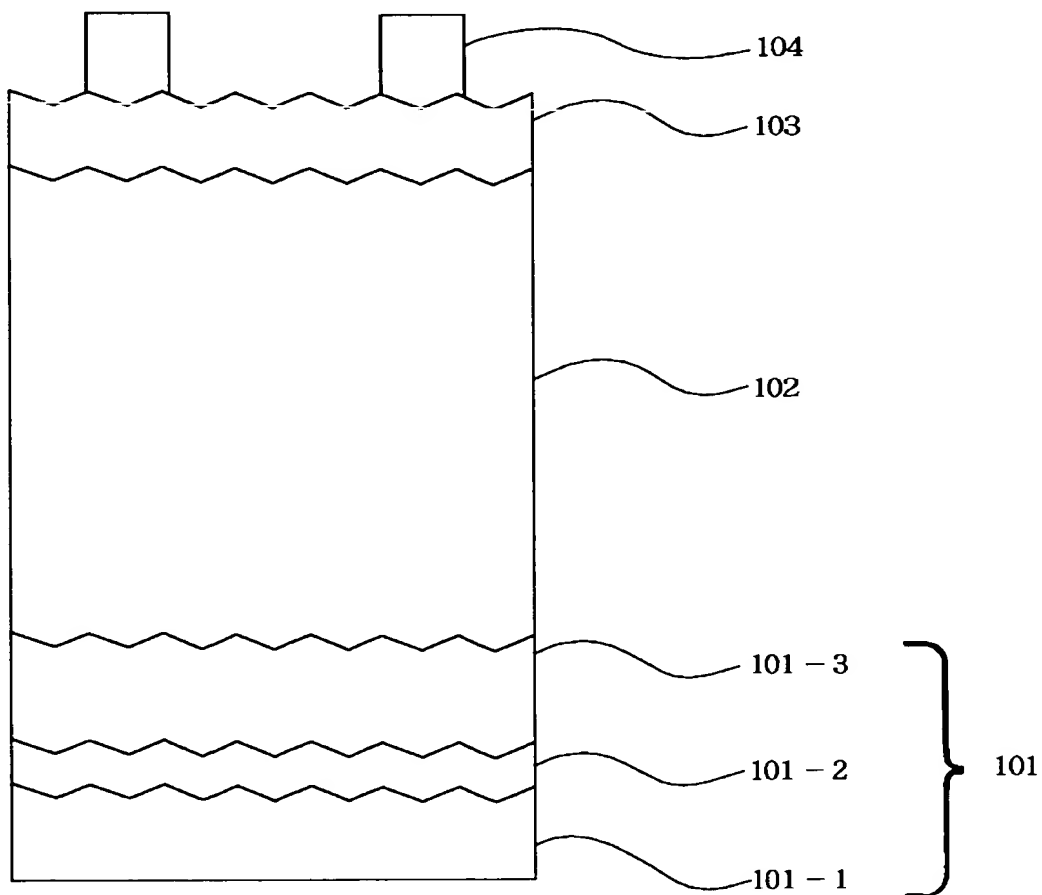
- 101 : 基板
- 101-1 : 基体
- 101-2 : 金属層
- 101-3 : 透明導電層
- 102 : 半導体層
- 102-1 : 第一の導電型を示し結晶相を含む半導体層
- 102-2 : 結晶相を含む i 型半導体層
- 102-3 : 第二の導電型を示す非単結晶半導体層

- 1 0 2 - 4 : 第一の導電型を示し結晶相を含む半導体層
- 1 0 2 - 5 : 結晶相を含む i 型半導体層
- 1 0 2 - 6 : 第二の導電型を示す非単結晶半導体層
- 1 0 3 : 透明電極
- 1 0 4 : 集電電極
- 2 0 1 : 堆積膜形成装置
- 2 0 2 : 基板送り出し容器
- 2 0 3 : 基板巻き取り容器
- 2 0 4 : 導電性基板
- 2 1 1 ~ 2 1 6 : 半導体形成用真空容器
- 2 2 1 ~ 2 2 7 : ガスゲート
- 2 3 1 ~ 2 3 6 : ガス導入管
- 2 4 1 ~ 2 4 6 : 高周波導入部
- 2 5 1 ~ 2 5 6 : 高周波電源

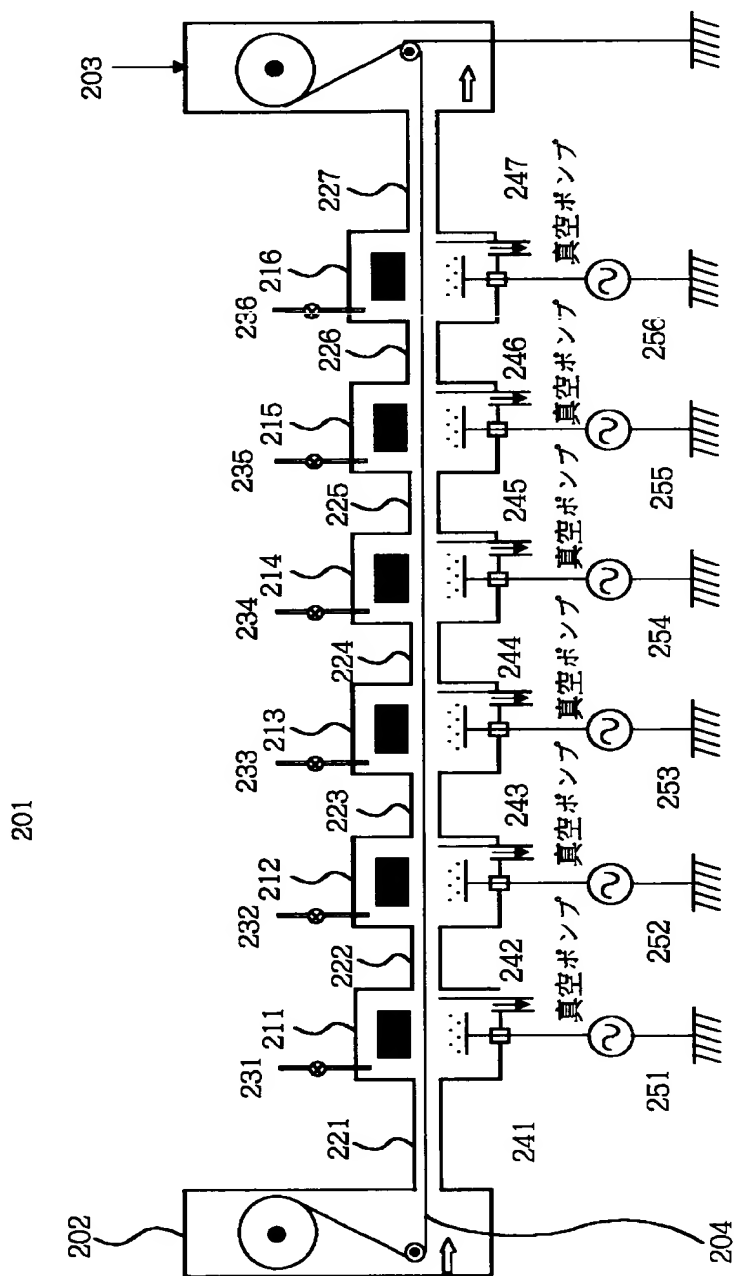
【書類名】

図面

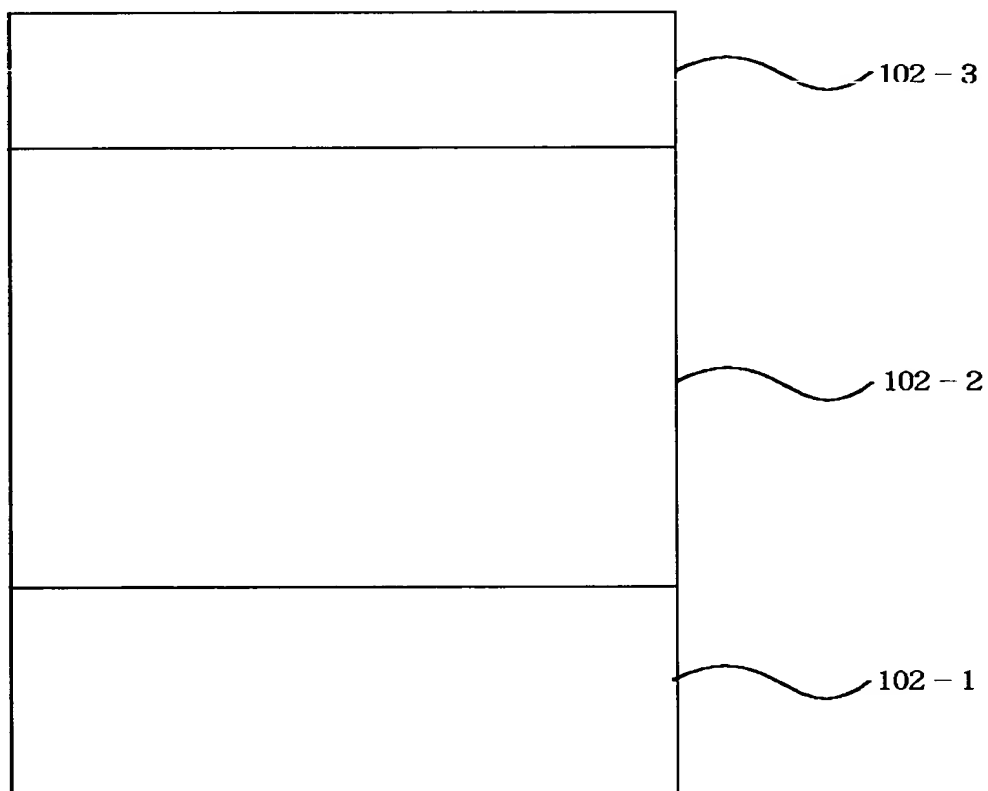
【図 1】



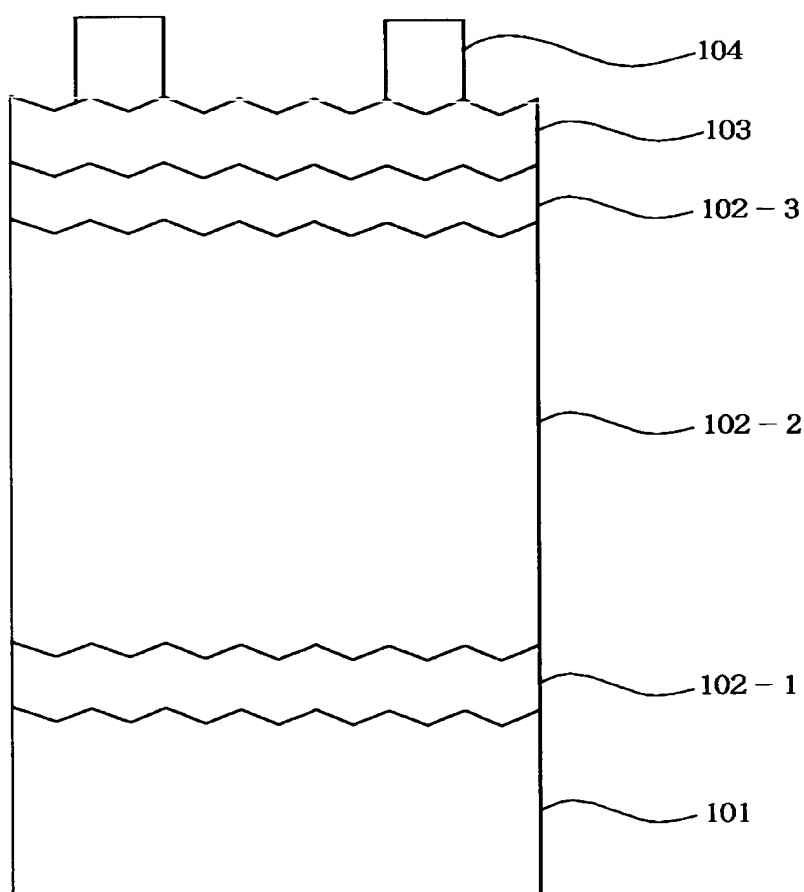
【図2】



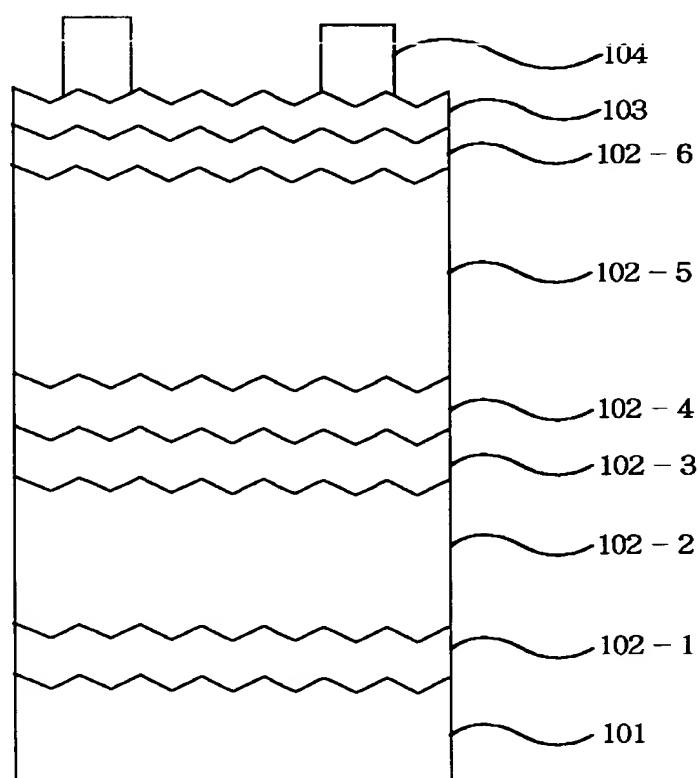
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 産業的に実用レベルにある成膜速度で、光電特性の優れたシリコン薄膜の形成方法と、シリコン薄膜及び光起電力素子を提供すること。

【解決手段】 ハロゲン化シリコン及び水素を含んだ原料ガスを用いる周波プラズマCVD法において、高周波電力 P_0 (W)、高周波導入部面積 S (cm^2)、高周波導入部と基板間距離 d (cm)、圧力 P_R (mTorr) が、 $Q = P_0 \times P_R / S / d$ としたときの Q の値が50以上であることを特徴とする。

したシリコン系薄膜の形成方法。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社